

JEITA

電子情報技術産業協会技術レポート

Technical Report of Japan Electronics and Information Technology Industries Association

JEITA EDR-7717

半導体ソケット位置決めシミュレーション 技術レポート

[FLGAタイプソケット]

Positioning simulation of semiconductor sockets

Technical reports

[Socket type FLGA]

2010年3月制定

作成

半導体技術委員会／半導体実装・製品技術専門委員会

Semiconductor Technology Committee/Semiconductor Product Technology Committee of Japan

半導体パッケージ技術小委員会

Technical Committee on Semiconductor Packaging

発行

社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

まえがき

この技術レポートは、社団法人 電子情報技術産業協会（JEITA）電子デバイス部 半導体パッケージ技術小委員会 半導体ソケットサブコミティが作成したものである。

この技術レポートは、国際規格に整合するために制定された次の規格に基づいて、**TSC-16**（電子情報技術産業協会規格類の作成基準）の様式によって作成した技術レポートである。

この技術レポートは、著作権法によって保護されている著作物であるため、許可なくこの技術レポートの一部又はすべてを複製・転載することを禁止する。

この技術レポートは、その一部が工業所有権（特許権、実用新案権、意匠権など）に抵触する可能性に関係なく、作成されている。社団法人 電子情報技術産業協会は、このような工業所有権に係る確認について、責任はもたない。

電子情報技術産業協会技術レポート

半導体ソケット位置決めシミュレーション技術レポート
[FLGAタイプソケット]Positioning simulation of semiconductor sockets Technical reports
[Socket type FLGA]

1 適用範囲

この技術レポートは、JEITA ED-7316 [集積回路パッケージデザインガイドファインピッチ・ボールグリッドアレイ/ファインピッチ・ランドグリッドアレイ (FBGA/FLGA)] で規定するファインピッチランドグリッドアレイパッケージ (以下、FLGA) に適用されるテスト・アンド・バーンイン・ソケットの位置決めシミュレーションについて規定する。

2 引用規格

次に掲げる規格は、この技術レポートに引用されることによって、この規格の規定の一部を構成する。これらの引用規格のうちで、発行年を付記してあるものは、記載の年の版だけがこの規格の規定を構成するものであって、その後の改正版、Amendment 又は追補には適用しない。発行年を付記していない引用規格は、その最新版(Amendment・追補を含む)を適用する。

JEITA 規格

JEITA ED-7300A	[半導体パッケージ外形規格作成に関する基本事項]
JEITA ED-7303C	[集積回路パッケージの名称及びコード]
JEITA ED-7316	[集積回路パッケージデザインガイドファインピッチ・ボールグリッドアレイ/ファインピッチ・ランドグリッドアレイ (FBGA/FLGA)]
JEITA ED-7701	[半導体ソケット用語 (BGA, LGA, FBGA 及び FLGA)]

3 用語及び定義

この技術レポートで用いる主な用語の定義は、JEITA ED-7300A、JEITA ED-7303C、JEITA ED-7316、JEITA ED-7701 によるほか、新規の用語については、本文中の定義による。

3.1 パッケージ

3.1.1 直方体タイプ FLGA

パッケージ外形 (長さ、幅) 寸法が、周辺部分が存在しない封止樹脂のパッケージ部位で決まる直方体の外形をもつ構造で、一般的にダイシング切断であり、パンチング切断のパッケージよりも寸法精度が優れる FLGA パッケージ。(図 1 参照)



図 1—直方体タイプ FLGA の例