



電子情報技術産業協会技術レポート

Technical Report of Japan Electronics and Information Technology Industries Association

*JEITA EDR-7342*

**メモリストレージデバイスの熱特性技術レポート**  
**Thermal Characteristics**  
**of Memory Storage Devices Technical Report**

2026年2月制定

作成

半導体標準化専門委員会／半導体システムソリューション技術委員会  
Semiconductor Technology Committee/Semiconductor System Solution Technical Committee

半導体構造設計技術サブコミッティ (SC)／メモリシステムWG TG #1  
Semiconductor Structure Design Technology Subcommittee (SC)/Memory System WG TG #1

発行

一般社団法人 電子情報技術産業協会  
Japan Electronics and Information Technology Industries Association

## 目 次

ページ

|                            |    |
|----------------------------|----|
| まえがき                       |    |
| 1 適用範囲 .....               | 1  |
| 2 引用規格 .....               | 1  |
| 3 用語及び定義 .....             | 1  |
| 4 複数熱源をもつデバイスの熱設計の課題 ..... | 1  |
| 5 検討経緯と検討結果 .....          | 2  |
| 6 3Dモデルでの検証 .....          | 6  |
| 7 まとめ .....                | 13 |
| 8 今後の展望 .....              | 13 |
| 9 参考文献 .....               | 13 |
| 解説 .....                   | 14 |

## まえがき

この技術レポートは、一般社団法人 電子情報技術産業協会（**JEITA**）の半導体システムソリューション技術委員会の半導体構造設計技術サブコミッティのメモリシステム **WG** のタスクフォース 1 メンバーで作成したものである。

この技術レポートは、著作権法によって保護されている著作物であるため、許可なくこの技術レポートの一部又はすべてを複製・転載することを禁止する。

この技術レポートは、その一部が、工業所有権（特許権、実用新案権、意匠権など）に抵触する可能性に関係なく作成されている。一般社団法人 電子情報技術産業協会は、このような工業所有権に係る責任を負わない。

この技術レポートは、**JEITA TSC-16**（電子情報技術産業協会規格類の作成基準）の様式によって作成された技術レポートである。

## 電子情報技術産業協会技術レポート

# メモristレージデバイスの熱特性技術レポート

## Thermal Characteristics of Memory Storage Devices Technical Report

### 1 適用範囲

この技術レポートは、半導体業界において用いられている半導体パッケージの熱特性に関し、JEDECのDELPHIモデルでは規定されていない複数熱源の半導体パッケージの熱特性の定義方法について述べる。

### 2 引用規格

次に挙げる規格は、この規格に引用されることによって、この規格の規定の一部を構成する。

#### JEITA ED-7316

集積回路パッケージデザインガイド

ファインピッチ・ボールグリッドアレイ及びファインピッチ・ランドグリッドアレイ

Design guide for semiconductor packages

Fine-pitch Ball Grid Array and Fine-pitch Land Grid Array (FBGA and FLGA)

### 3 用語及び定義

この技術レポートで用いる主な用語の定義は、上記「2 引用規格」の文献によるほか、新規の用語については、本文中の定義による。

### 4 複数熱源をもつデバイスの熱設計の課題

近年、SoC (System on Chip) のみならず、メモristレージデバイスについても、動作周波数が高速化するに伴って、熱設計の重要性が注目されている。しかし、複数熱源をもつメモristレージデバイスのようなデバイスの熱設計事例は非常に少ない。このレポートでは、従来はそれぞれのメモリデバイスの詳細情報を用いて、長時間をかけて行っていた熱設計を熱抵抗モデルに置き換えて、短時間で効率よく結果を出す手法の検討を行った結果を報告する。

この熱設計は、JEDEC JESD15-4<sup>[1]</sup>で提案されているDELPHI (Development of Libraries of Physical Models for an Integrated Design Environment) モデルを基に熱抵抗を使ったシミュレーションを進めているが、DELPHIモデルは、集積回路(IC)の設計とテストに関連する標準やプロセスに関するフレームワークで、デジタル及びアナログのデバイスに対して、高性能なテストと設計を実現するために使用されている。

ただ、DELPHIモデル(図1参照)は、単一熱源モデルなので、メモristレージデバイスのように、NANDとコントローラで構成されているデバイスは複数の熱源があり、扱えないモデルとなっており、記載されている多くの各種境界条件(図1参照)は、例として記載されているものなので、条件の検討が必須となっている。

さらに、JEITAにおいて、先に示した半導体構造設計技術サブコミッティ傘下には、熱設計技術WGで放熱に関する規格の検討、策定が進められているが、このWGの活動も、単一熱源の放熱に関する活動となっており、複数熱源のメモリデバイスの熱設計は、検討されていない。