

# JEITA

電子情報技術産業協会技術レポート

Technical Report of Japan Electronics and Information Technology Industries Association

***EIAJ EDR-7330***

**集積回路パッケージデザインガイド  
プラスチックスモールアウトラインJリードパッケージ**

**Design guideline of integrated circuits  
for Plastic Small Outline J-Lead package  
(P-SOJ)**

2002年6月制定

作 成

半導体パッケージ標準化委員会

Technical Standardization Committee on Semiconductor Device Package

発 行

社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

Translation without guarantee in the event of any doubt arising, the original standard in Japanese is to be evidence.

JEITA standards are established independently to any existing patents on the products, materials or processes they cover.

JEITA assumes absolutely no responsibility toward parties applying these standards or toward patent owners.

© 2002 by the Japan Electronics and Information Technology Industries Association

All rights reserved. No part of this standards may be reproduced in any form or by any means without prior permission in writing from the publisher.



**Design guideline of integrated circuits  
for Plastic Shrink Small Outline J-Lead package  
(P-SOJ)**

**1. Scope of Application**

This technical report regulated outline drawings and dimensions of the Plastic Small Outline J-Lead package (hereinafter referred to as P-SOJ), P-SOJ is applied terminal straight pitch  $e$  is from 0.65mm to 1.27mm, which among the packages classified as form B in the **EIAJ ED-7300** [Recommended practice on Standard for the preparation of outline drawings of semiconductor packages]

**Note:** This technical report is revised in May 1995, **EIAJ ED-7406A** (Design guideline of integrated circuits for Plastic Small Outline J-Lead package). The other relation standards are shown below.

**EIAJ ED-7304-2** (Measuring Method for Package Dimensions of Small Outline J-leaded package (SOJ)) established in April, 1998

**EIAJ EDR-7319** (Design guideline of integrated circuits for Plastic Quad Flat J-Lead package) in December, 1998.

**2. Definition of the Technical Terms**

The definition of the technical terms used in this technical report is in conformity with **EIAJ ED-7300**, and the definition of technical terms appearing a new are given within the text of this standard.

**3. BACKGROUND**

Recently, Increasingly electronic appliance become smaller and thinner, so It corresponds to smaller and thinner, P-SOJ was applied terminal straight pitch  $e$  is 1.27mm (50mil) which P-SOJ first. And after that, It is applied terminal straight pitch  $e$  is 1.27mm or less which P-SOJ. This standard intended to standardize the outer dimensions of P-SOJ and ensure compatibility between products as far as possible for standardization.

**4. Definition of P-SOJ**

P-SOJ is defined as Form B with J terminal in the item 6, "Outline classification of shapes of semiconductor package" at the **EIAJ ED-7300**, and a package with formed terminals led out of longer side of itself in two directions, whose terminal pitch  $e$  is 1.27mm or less, and terminals are bended to J-shape, and it are toward the outside of the package body for mounting on print circuits board surface.

**5. Numbering of Terminals**

Numbering of terminals complies with the **EIAJ ED-7300**.

**6. Nominal Dimensions**

Package width  $\times$  Package length(Symbol :  $E \times D$  ) is applied to Nominal Dimensions.

However as the exception, old nominal dimensions is possible to use places (side by side) and it writes which Package width (Symbol : E)

電子情報技術産業協会技術レポート

**集積回路パッケージデザインガイド**  
**プラスチックモールアウトラインJリードパッケージ**  
**Design guideline of integrated circuits**  
**for Plastic Small Outline J-Lead package**  
**(P-SOJ)**

**1. 適用範囲** この技術レポートは EIAJ ED-7300 (半導体パッケージ外形規格作成に関わる基本事項) でフォーム B として区分されるパッケージのうち、端子直線間隔  $e$  が 0.65mm から 1.27mm のプラスチックモールアウトラインJリードパッケージ(以下、P-SOJ という。)の外形図及び寸法について規定する。

**備考** この技術レポートは、1995年5月改正、EIAJ ED-7406A (集積回路外形通則モールアウトラインJリードパッケージ)の改正版である。この関連規格を以下に示す。

EIAJ ED-7304-2 (SOJ 規定寸法の測定方法), 1998年4月制定

EIAJ EDR-7319 (集積回路パッケージデザインガイドクワッドフラットJリードパッケージ),  
1998年12月制定

**2. 用語の定義** この技術レポートで用いる用語の定義は、EIAJ ED-7300 によるほか、新規の用語については、本文中の定義による。

**3. 沿革** 近年の電子機器の小型、薄型化に対応して、端子直線間隔  $e$  が 1.27mm (50mil) の P-SOJ が登場し、さらに端子直線間隔  $e$  をシュリンク化した P-SOJ も多用されるようになってきた。この技術レポートは P-SOJ の外形寸法の標準化を図り、製品間の互換性の指標とすることを目的としている。

**4. P-SOJ の定義** EIAJ ED-7300 の第6項“半導体パッケージの形状分類”で、フォーム B の J 端子として分類され、端子直線間隔  $e$  が 1.27mm 以下のパッケージであり、プリント配線板の表面に実装できるように、パッケージ本体から形成された端子が2方向に引き出され、かつ、パッケージ本体の外側で端子が J の字形状に成形されたパッケージ。

**5. 端子番号の付け方** EIAJ ED-7300 の規定による。

**6. 呼び寸法** パッケージ幅×パッケージ長さ(照合文字： $E$  ×  $D$ ) を呼び寸法とする。

ただし例外として、旧呼び寸法であるパッケージ幅(照合文字： $E$ )を併記して用いてもよい。