

JEITA

電子情報技術産業協会技術レポート

Technical Report of Japan Electronics and Information Technology Industries Association

JEITA EDR-4704B

半導体デバイスの加速寿命試験運用ガイドライン

**Application guide of the accelerated life test
for semiconductor devices**

2000年5月制定

2020年10月改正

作 成

半導体信頼性技術委員会

Semiconductor Reliability Technical Committee

発 行

一般社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

In case of a disagreement between the translation and the original version of the standard or technical report in Japanese, the original version will prevail.

© JEITA :2020 - Copyright - all reserved

No part of this publication may be reproduced or utilized in any form or by any means without permission in writing from the publisher.

Contents

1	Trend of the reliability test methodology and theory of the accelerated life test	1
2	Reliability theory for the semiconductor devices	3
2.1	Statistical consideration to the semiconductor reliability	3
2.1.1	Reliability	3
2.1.2	Failure rate	5
2.2	Weibull distribution and bathtub curve	7
2.2.1	Approach to failures in semiconductors	7
2.2.2	Reliability distribution function	15
2.2.3	Weibull distribution and its applications	15
2.2.4	Example of the Weibull distribution derived from the gate-oxide breakdown	19
2.2.5	Identification of the failure-rate behavior in each period of the bathtub curve	23
2.3	Causes of the failure trend in each period	25
2.3.1	Early failure	27
2.3.2	Useful life failure	29
2.3.3	Wear-out failure	29
2.4	Prediction of the useful life based on the acceleration test	31
2.4.1	Reliability test and acceleration factor	31
2.4.2	Lifetime prediction based on the exponential distribution	31
2.4.3	Early failure rate (EFR) prediction based on the Weibull distribution	33
2.4.4	EFR prediction after screening	37
2.4.5	Summary: prediction method of EFR	45
3	Accelerated life test	49
3.1	Principle of the accelerated stress test	49
3.2	Acceleration model	53
3.2.1	Eyring model	53
3.2.1.1	Temperature acceleration model (Arrhenius Model)/temperature acceleration factor ...	55
3.2.1.2	Humidity acceleration model/humidity acceleration factor	59
3.2.1.3	Voltage acceleration model/voltage acceleration factor	61
3.2.1.4	Temperature-difference acceleration model/temperature-difference acceleration factor ...	61
3.2.2	Hot carrier injection	65
3.2.2.1	Prediction of the DC stress lifetime	67
3.2.2.2	Prediction of the AC stress lifetime	67
3.2.3	Bias temperature instability (BTI) in MOSFET	69
3.2.4	Time dependent dielectric breakdown (TDDB)	73
3.2.5	Aluminum and copper electromigration	77
3.2.6	Stress migration	79
3.2.7	ILD (Inter-Layer Dielectric) TDDB	83

目 次

1	信頼性試験技術の動向と加速寿命試験の考え方	2
2	半導体の信頼性理論	4
2.1	半導体信頼性の統計的考え方	4
2.1.1	信頼性, 信頼度について	4
2.1.2	故障率について	6
2.2	ワイブル分布とバスタブカーブ	8
2.2.1	故障率のパターン	8
2.2.2	信頼性における分布関数	16
2.2.3	ワイブル分布とその応用	16
2.2.4	ワイブル分布がゲート酸化膜信頼性から導かれる例	20
2.2.5	バスタブカーブの各領域と故障率の検証	24
2.3	各故障期間における故障傾向の理由	26
2.3.1	初期故障の理由	28
2.3.2	常用期故障の理由	30
2.3.3	摩耗故障の理由	30
2.4	試験結果に基づく寿命予測	32
2.4.1	信頼性試験と加速係数	32
2.4.2	指数分布に基づく寿命推定方法	32
2.4.3	ワイブル分布に基づく半導体の初期故障率の推定方法	34
2.4.4	スクリーニングを行った後の初期故障率推定方法	38
2.4.5	初期故障率推定方法のまとめ	46
3	加速寿命試験とは	50
3.1	加速試験の原理	50
3.2	加速モデル	54
3.2.1	アイリングモデル	54
3.2.1.1	温度加速モデル(アレニウスモデル) / 温度加速係数	56
3.2.1.2	湿度加速モデル / 湿度加速係数	60
3.2.1.3	電圧加速モデル / 電圧加速係数	62
3.2.1.4	温度差加速モデル / 温度差加速係数	62
3.2.2	ホットキャリアによる劣化モデル	66
3.2.2.1	DC 寿命の推定	68
3.2.2.2	AC 寿命の推定	68
3.2.3	MOSFET の BTI (BTI : Bias Temperature Instability) による劣化モデル	70
3.2.4	TDDB による劣化モデル	74
3.2.5	Al, Cu エレクトロマイグレーションによる劣化モデル	78
3.2.6	ストレスマイグレーションによる劣化モデル	80
3.2.7	配線間の TDDB による劣化モデル	84

4	Practices of the reliability tests for the semiconductor devices	87
4.1	Reliability test for the semiconductor devices and the failure distributions	87
4.2	Points of note in reliability test planning for semiconductor devices	89
4.2.1	Operating life test	91
4.2.2	Temperature humidity bias test	93
4.2.3	Temperature humidity storage test	93
4.2.4	Temperature cycle test	95
4.2.5	High temperature storage test	95
4.3	Acceleration factors and the efficient accelerated test methods	97
4.3.1	Numerical examples of the calculation of the acceleration factors	97
4.3.1.1	Temperature bias acceleration	97
4.3.1.2	Temperature difference acceleration	97
4.3.1.3	Humidity acceleration	99
4.4	Characteristics of the long-term reliability test	101
4.5	Significance of stress test that is not correlated to the field conditions	103
4.6	Junction temperature	103
4.7	Recommended operating conditions and reliability assurance	103
	References	107
	Explanation	117

4 半導体における信頼性試験の実際	88
4.1 半導体デバイスの信頼性試験と故障分布	88
4.2 半導体デバイスの試験計画時の注意点	90
4.2.1 動作寿命試験	92
4.2.2 高温高湿バイアス試験	94
4.2.3 高温高湿保存試験	94
4.2.4 温度サイクル試験	96
4.2.5 高温保存試験	96
4.3 加速試験の実使用環境に対する加速性と効率的な加速寿命試験方法の検討	98
4.3.1 実使用環境に対する加速係数の計算例	98
4.3.1.1 温度・電圧加速寿命予測方法	98
4.3.1.2 温度差加速寿命予測方法	98
4.3.1.3 湿度加速寿命予測方法	100
4.4 長期試験の位置付け	102
4.5 加速性が認められない試験の位置付け	104
4.6 半導体デバイスのチップ温度	104
4.7 推奨動作範囲と信頼性保証	104
参考文献	108
解説	118

Technical Report of Japan Electronics and Information Technology Industries Association

Application guide of the accelerated life test for semiconductor devices

1 Trend of the reliability test methodology and theory of the accelerated life test

Recent progresses in science and technology have brought electronic devices closer to our daily life. With respect to the lifecycles of the electronic products, some are expected to have longer life in the important applications, whereas others are used for shorter periods of life. It is remarkable how semiconductor-application marketplaces have expanded and diversified these days. For example, there are handheld terminals which are prone to be replaced frequently, such as cellphones. On the other hand, there are electronic devices which are required long-life durability in the harsh conditions, such as electronic components for automotives.

Most of these electronic products comprise a large number of semiconductor devices without exception. Consisting of many materials (silicon, oxide layers, metal trace materials, dielectrics, etc.) as well as more than one billion transistors and even larger number of contacts, the semiconductor devices including packages that accommodate dice have grown into enormously large-scale systems. The evolution of the semiconductor technology includes the improvement of traces and dielectric layers such as very thin gate dielectric, high-k materials, and Cu/low-k materials, as well as high density packaging technologies including SiP and build-up substrates. Significant progress has been made toward finer patterns, higher integration, higher speed, and less power consumption. The reliability requirements for such complex larger-scale systems are the same as those for the conventional devices or even stringent. In comparison with the mechanical components, the semiconductor devices generally indicate higher reliability. Still the appropriate reliability assurance plans are required in accordance with the applications and purposes of the devices.

On the other hand, the bases of the reliability criteria are not always technically tangible, even though its stress duration or number of stress cycles has already been specified in the qualification program. One of the examples is the stress duration of 1000 hours at the high temperature operation life test or the temperature humidity bias test.

The acceleration test is intended to predict and verify the reliability level. For that purpose, the appropriate acceleration is estimated from the target failure mechanism. Then the relevant test time or stress cycles are determined based on the acceleration factor between the test conditions and the use conditions. As a result of this consideration, the test time or test cycles are in some cases reduced significantly, quite unlike common sense.

The failure mechanisms in the accelerated stress test can be classified into either intrinsic mode or extrinsic mode.

The intrinsic failure is the inherent wear-out failure of semiconductor device depending on the device design, while the extrinsic failure is externally induced failure that harms the inherent reliability, such as particle dust.

電子情報技術産業協会技術レポート

半導体デバイスの加速寿命試験運用ガイドライン

Application guide of the accelerated life test for semiconductor devices

1 信頼性試験技術の動向と加速寿命試験の考え方

近年の科学技術の進歩は、より一層エレクトロニクス製品を、我々の身近なものにしてきている。

このエレクトロニクス製品のライフサイクルに着目した場合、短くなってきている場合もあれば、場合によっては、より重要な用途に長期間使用される場合もあり、その用途の多様化、応用範囲の拡大には昨今、目を見張るものがある。例えば、頻繁に買い替えが行われる携帯電話に代表される携帯情報端末もあれば、苛酷な環境下でも長寿命が要求される車載機器に搭載されるエレクトロニクス部品などもある。

これらエレクトロニクス製品には、ほとんど例外なく、多くの半導体デバイスが搭載されている。半導体デバイスは多くの構成材料（シリコン、酸化膜、金属配線材料、絶縁膜など）からなり、今や 10 億個以上のトランジスタとそれ以上の数の電氣的接続点を持ち、そのチップを格納するパッケージも含めると、膨大な規模のシステムを構成するものも登場している。ゲート絶縁膜の極薄膜化、high-k 材料の採用、Cu/low-k といった配線／層間絶縁膜の改良、あるいは SiP、ビルドアップ基板といった高密度実装技術など、微細化、高集積化、高速化、低消費電力化に向けた半導体技術の進歩も著しい。このように複雑化した大規模システムになっても信頼性要求水準は従来と変わらないか、あるいはさらに厳しい信頼性を要求される場合もある。半導体デバイスは機械的部品に比較して、一般的には高信頼性であるが、その半導体が搭載される機器と使用目的に応じた適正な信頼性保証が行われる必要がある。

一方、従来から信頼性試験を実施する場合、それにかかる時間、あるいはストレスのサイクル数が規定されている場合でも、必ずしも技術的にその根拠が明確でない場合もある。

本来、信頼性を予測あるいは検証するために実施される加速寿命試験においては、試験時間や試験サイクル数を設定するために、その加速対象となる故障メカニズムから適正な加速性を予測し、試験条件と、想定される使用条件から計算される加速係数から適正な試験時間を見積もる必要がある。その結果、試験時間や試験サイクル数が従来の「常識」から大幅に短縮できる場合もある。

加速対象故障メカニズムは大きく分けて、真性故障モード（固有モード：Intrinsic Mode）と非真性故障モード（外因性モード：Extrinsic Mode）の二つのモードに大別できる。

真性故障モードは、デザインルールに則った、半導体デバイスに本来備わっている固有の摩耗故障モードである。これに対し、非真性故障モードは、パーティクルなど固有の信頼性を阻害する外部誘因による故障モードである。