

JEITA

電子情報技術産業協会規格

Standard of Japan Electronics and Information Technology Industries Association

JEITA ED-7617

マトリクストレイデザインガイド Matrix trays design guide

2013 年 12 月制定

作 成

半導体パッケージ技術小委員会

Technical Committee on Semiconductor Packaging

発 行

一般社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

In case of a disagreement between the translation and the original version of the standard or technical report in Japanese, the original version will prevail.

© JEITA :2013 - Copyright - all reserved

No part of this publication may be reproduced or utilized in any form or by any means without permission in writing from the publisher.

Index

	page
Forward	
1 Applicable range	1
1.1 Normative references	1
1.2 Terms and definitions	1
2 Material	1
2.1 Requirements for ESD (Electro-static discharge) protection	1
2.2 Any damage to properties	1
2.3 Recyclability and rigidities	3
3 Mechanical stabilities	3
3.1 Tray loaded with components	3
3.2 Empty tray	3
3.3 Outline edge	3
4 Tray design, dimensions and other characteristics	3
4.1 Tray design	3
4.2 Tray outline dimensions	5
4.3 Pocket dimensions	7
4.4 Method to vacuum pick up tray	9
4.5 Characteristics	9
4.6 Weight	9
4.7 Movement of components	9
4.8 Dimensional information	9
5 Loading specs of components of tray	29
5.1 Orientation of 1 pin	29
5.2 How to load components onto tray	29
6 Stacking of tray	29
6.1 Minimum packing unit	29
6.2 Protection of components loaded on top tray	29
6.3 Placement of partially unloaded or unloaded tray	29
6.4 Protrusion of components on tray	31
6.5 Stacking	31
6.6 Damage to components	31
7 Loss of components	31
8 Marking	31
9 Existing list of Matrix tray	31
9.1 Matrix tray (by package type)	31
10 Defection of dimension	55
10.1 Outline dimension	55
10.2 Tray thickness (A)	57

目 次

ページ

まえがき	
1 適用範囲	2
1.1 引用規格及び文書	2
1.2 用語及び定義	2
2 材料	2
2.1 ESD（静電気放電）保護に対する要求事項	2
2.2 特性への影響	2
2.3 リサイクル及び剛性	4
3 機械的安定性	4
3.1 製品を搭載したトレイ	4
3.2 空トレイ	4
3.3 外周エッジ	4
4 トレイデザイン, 寸法及び他の特性	4
4.1 トレイデザイン	4
4.2 トレイ外形寸法	6
4.3 ポケット寸法	8
4.4 トレイのバキュームピックアップ方法	10
4.5 特徴	10
4.6 重量	10
4.7 製品の移動	10
4.8 寸法情報	10
5 トレイ内の製品搭載仕様	30
5.1 製品の1ピン向き	30
5.2 製品の配置	30
6 トレイの積み重ね	30
6.1 最小包装単位	30
6.2 トレイ最上部に搭載された製品の保護	30
6.3 部分的な製品の配置	30
6.4 製品上部のはみ出し	32
6.5 スタック・アップ	32
6.6 製品の破損	32
7 製品の欠品	32
8 マーキング	32
9 既存のマトリクストレイリスト	32
9.1 マトリクストレイ（パッケージタイプ別）	32
10 寸法の定義	56
10.1 外形寸法	56
10.2 トレイの厚さ（A）	58

10.3 Stacking dimension	57
10.4 Warpage	57
11 Measurement gear	57
12 Measurement conditions	57
13 Measurement method	59
13.1 Outline dimension	59
13.2 Tray thickness (A)	59
13.3 Stacking dimension	61
13.4 Points to measure warpage	63
Explanation	65

10.3	スタック寸法	58
10.4	反り	58
11	測定器	58
12	測定条件	58
13	測定方法	60
13.1	外形寸法	60
13.2	トレイの厚さ (A)	60
13.3	スタック寸法	62
13.4	反り測定位置	64
	解説	66

Forward

This standard has been issued, reviewed and approved by Sub-committee on Packing for Semiconductor Devices, Technical Committee on Semiconductor Packaging of Japan Electronics and Information Technology Industries Association (**JEITA**).

There, **EIAJ ED-7611, ED-7613, ED-7614, ED-7616, EDR-7602, EDR-7603, EDR-7604** has been abolished, revised and replaced by this specification.

This standard is a publication protected by copyright law and no part of this publication may be reproduced or utilized in any form or by any means without permission in writing from the publisher.

Attentions is called to the possibility that some of the elements of **JEITA** standards may be the subject of Patent.

Rights, including patent, utility model, and design registration.

JEITA shall not be held responsible for identifying any or all such patent rights.

まえがき

この規格は、一般社団法人 電子情報技術産業協会（JEITA）の半導体パッケージ技術小委員会 半導体包装サブコミティが作成し、同小委員会の審議・承認を経て発行された。

これによって、**EIAJ ED-7611**、**ED-7613**、**ED-7614**、**ED-7616**、**EDR-7602**、**EDR-7603**、**EDR-7604** は廃止され、この規格に置き換えられた。

この規格は、著作権法によって保護されている著作物であるため、許可なくこの規格の一部又はすべてを複製・転載することを禁止する。

この **JEITA** 規格は、その一部が工業所有権（特許権、実用新案権、意匠権など）に抵触する可能性に関係なく制定されている。一般社団法人 電子情報技術産業協会は、このような工業所有権に係る確認について責任はもたない。

この規格は、**JEITA TSC-16**（電子情報技術産業協会規格類の作成基準）の様式に則って作成された。

Matrix trays design guide

1 Applicable range

This standard defines common dimensions, allowable tolerances and characteristics of Matrix tray for integrated circuit which is used for in-house usage or for shipping for integrated circuit package.

This standard elaborates on common dimensions and allowable tolerances of tray. Here it specifies only critical dimensions for tray handling such as the written objectives, loading of devices into tray and taking out devices from tray.

Tray is designed to make these processes easier such as electrical properties, visual inspections, baking, transportation/storage of integrated circuit or transportation and its handling of electric parts at the final mounting process with counters.

Those standard rules are mentioned in the specification. This standard does not list up respective trays which conform to the specification. Trays which conform to the design rules elaborated here are recommended as “standard tray”.

Design specification written in **Table 1 ~ Table 3** is prioritized, if not, calculation formula is used.

1.1 Normative references

The following referenced documents are indispensable for the application of this document. For date's references, only the edition cited applies. For updated references, the latest edition of the referenced documents (Including any amendment) applies.

JEITA ED-7300A Recommended practice on standard for the preparation of outline drawings of semiconductor package

JEITA TSC-16 Rules for the layout and drafting of **JEITA** Standard

IEC 60286-5 Packaging of components for automatic handling – Part 5: Matrix trays

1.2 Terms and definitions

Terms used in this standard, besides the definitions in the normative references, are defined as in **JEITA ED-7300A**, **JEITA ED-7303C** and **JEITA TSC-16**.

2 Material

2.1 Requirements for ESD (Electro-static discharge) protection

Tray should be made from material whose surface resistivity is more than and equal to 1.0×10^5 ohms/square and less than 1.0×10^{11} ohms/square for ESD protection of integrated circuit packages.

2.2 Any damage to properties

Tray material should not cause any damage to integrated circuit package, nor at baking process and transportation, nor to mechanical properties of components, electrical properties, solder ball wettability and to marking etc.

電子情報技術産業協会規格

マトリクストレイデザインガイド

Matrix trays design guide

1 適用範囲

この規格は、集積回路パッケージの出荷及び工程で使用される集積回路用マトリクストレイ（以下、トレイという。）に関する共通寸法、許容誤差及び特性について規定する。

本規格は、トレイの共通寸法、許容誤差及び特性について記述されている。ここでは、記述された目的及び、トレイへの製品の挿入、又は製品を取り出しするためのトレイの取り扱いにとって、重要な寸法についてのみ、述べている。

トレイは、集積回路パッケージの電氣的及び外観の検査、ベーキング、輸送/保管、及び実装機による最終実装工程で、搬送及び電子部品の取り扱いに対して、容易にできるように設計されている。

それら設計に対する一般的な規則が、この規格の中で述べられている。この規格に準拠して新規に開発されたトレイは、個々に記載はされていない。ここで述べられている設計ルールに準拠したトレイのみが、“標準トレイ”として分類され、使用上推奨されている。

標準トレイの設計仕様は、表（表 1～表 3）を優先し、表にない場合は計算式で対応する。

1.1 引用規格及び文書

次に掲げる規格は、この規格に引用されることによって、この規格の規定の一部を構成する。これらの引用規格のうちで、西暦年を付記してあるものは、記載の年の版だけがこの規格の規定を構成するものであって、その後の改正版、Amendment 又は追補には適用しない。西暦年を付記していない引用規格は、その最新版（Amendment・追補を含む。）を適用する。

JEITA ED-7300A 半導体パッケージの外形規格作成に関する基本事項

JEITA TSC-16 電子情報技術産業協会規格類の作成基準

IEC 60286-5 Packaging of components for automatic handling – Part 5: Matrix trays

1.2 用語及び定義

この規格で用いる用語及び定義は、**JEITA ED-7300A**、**JEITA ED-7303C** 及び、**JEITA TSC-16** ほか、用語集などによる。

2 材料

2.1 ESD（静電気放電）保護に対する要求事項

トレイは、集積回路パッケージの ESD 保護のため表面抵抗値が 1.0×10^5 ohms/square 以上で、かつ、 1.0×10^{11} ohms/square 未満となる材料で形成しなければならない。

2.2 特性への影響

トレイ材料は、集積回路パッケージを、ベーキング、輸送保管の際、あるいはその後において製品の機械的特性、電氣的特性、はんだ濡れ性、マーキング等に悪影響を及ぼしてはならない。