

JEITA

電子情報技術産業協会規格

Standard of Japan Electronics and Information Technology Industries Association

JEITA ED-7502A

個別半導体パッケージ個別規格作成マニュアル

**Manual for the preparation of outline drawings
of discrete semiconductor packages**

2006年6月制定

2013年3月改正

作 成

半導体パッケージ技術小委員会

Technical Committee on Semiconductor Packaging

発 行

一般社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

In case of a disagreement between the translation and the original version of the standard or technical report in Japanese, the original version will prevail.

© JEITA :2013 - Copyright - all reserved

No part of this publication may be reproduced or utilized in any form or by any means without permission in writing from the publisher.

CONTENTS

	page
1 Scope	1
2 Terminology	1
3 Contents of this manual	1
4 Structure of the individual standard	1
5 Details of the individual standard	1
5.1 Master form	1
5.2 Outline drawing	3
5.3 Table of dimensions	3
6 Registration, constitution and revision of the standards	5
7 Assignment of the terminal numbers	5
8 Common rules for the preparation of the outline drawings	7
8.1 Preparation of the package outline drawings and dimensions	7
8.2 Common rules of assigning symbols and naming dimensions	9
8.3 Preparation of the table of dimensions	9
9 Individual rules of the symbols and names of the outline dimensions	9
10 Dimensions to be specified in the individual standard	9
Attached Drawing 1 Preparation of the individual standard	11
Attached Table 1 Preparation of the table of dimensions	12
Attached Drawing 2a Common rules for the preparation of the outline drawings	13
Attached Drawing 2b Common rules for the preparation of the outline drawings	14
Attached Drawing 2c Common rules for the preparation of the outline drawings	15
Attached Table 2 Symbols and names of the commonly used dimensions	17
Attached Table 3 Dimensions to be indicated in the individual standards	25
Attached Drawing 3	29
Attached Drawing 3a	30
Attached Drawing 4	31
Attached Drawing 4a	32
Attached Drawing 5	33
Attached Drawing 5a	34
Attached Drawing 6	35
Attached Drawing 6a	36
Attached Drawing 7	37
Attached Drawing 7a	38
Attached Drawing 8	39
Attached Drawing 8a	40
Attached Drawing 9	41
Attached Drawing 9a	42
Attached Drawing 10	43
Attached Drawing 10a	44
Attached Drawing 11	45
Attached Drawing 11a	46
Explanatory Notes	47

目 次

	ページ
1 適用範囲	2
2 用語の定義	2
3 マニュアルの構成	2
4 個別規格の構成	2
5 個別規格の規定内容	2
5.1 フォーマットの構成	2
5.2 図面	4
5.3 寸法表	4
6 規格の登録・制定・改正	6
7 端子番号の付与	6
8 個別半導体図面作成共通規定	8
8.1 外形図面作成・寸法記入共通規定	8
8.2 照合文字及び名称の付与共通規定	10
8.3 寸法表作成規定	10
9 外形寸法の照合文字及び名称の付与個別規定	10
10 個別規格登録寸法	10
付図 1 個別規格のフォーマット	11
付表 1 寸法表のフォーマット	12
付図 2a 外形図面作成・寸法記入共通規定（両側ガルウイングリードタイプの場合）	13
付図 2b 外形図面作成・寸法記入共通規定（片側ガルウイングリードタイプの場合）	14
付図 2c 外形図面作成・寸法記入共通規定（両側フラットリードタイプの場合）	15
付表 2 一般的寸法の照合文字及び名称の付与規定	18
付表 3 個別規格登録寸法	26
付図 3	29
付図 3a	30
付図 4	31
付図 4a	32
付図 5	33
付図 5a	34
付図 6	35
付図 6a	36
付図 7	37
付図 7a	38
付図 8	39
付図 8a	40
付図 9	41
付図 9a	42
付図 10	43
付図 10a	44
付図 11	45
付図 11a	46
解説	48

Standard of Japan Electronics and Information Technology Industries Association

Manual for the preparation of outline drawings of discrete semiconductor packages

1 Scope

This manual defines items to be described for preparing outline drawings of discrete-semiconductor packages for individual standard.

2 Terminology

General terminology complies with “Recommended practice on standard for the preparation of outline drawings of semiconductor packages,” **JEITA ED-7300A**, while the specific terminology is defined in the contents of this guide.

Some descriptions that were ambiguous to the discrete semiconductors in **JEITA ED-7300A** have also been redefined in this manual.

3 Contents of this manual

This manual describes the following items:

- a) Structure of the individual standard
- b) Details of the individual standard
- c) Registration, constitution and revision
- d) Assignment of terminal numbers
- e) Common rules of preparing the drawings of the discrete semiconductor packages
- f) Individual rules of the reference symbols and names of the outline dimensions
- g) Dimensions to be registered (representative package drawings)

4 Structure of the individual standard

The individual standard comprises a master form (**Attached Drawing 1**), outline drawings and tables of dimensions (**Attached Table 1**).

5 Details of the individual standard

5.1 Master form

The master form of the individual standard consists of:

- a) Symbol that denotes the third angle projection
- b) Title of the **JEITA** standard (**JEITA STANDARD PACKAGE OUTLINE DRAWING**)
- c) Registration date and revision date (**REGISTRATION DATE, REVISION DATE**)
- d) Package code (**PACKAGE CODE**)
- e) Sheet number (**SHEET**)

電子情報技術産業協会規格

個別半導体パッケージ個別規格作成マニュアル

Manual for the preparation of outline drawings of discrete semiconductor packages

1 適用範囲

この規格は、個別半導体パッケージの個別規格を作成する場合に必要な事項について規定する。

2 用語の定義

JEITA ED-7300A「半導体パッケージ外形規格作成に関する基本事項」によるほか、新規の用語については本文中の定義による。また、JEITA ED-7300Aにおいて個別半導体パッケージへの適用上、曖昧な表現についても本規格で明確にしている。

3 マニュアルの構成

本マニュアルは、以下の項目で構成される。

- a) 個別規格の構成
- b) 個別規格の規定内容
- c) 規格の登録・制定・改正
- d) 端子番号の付与
- e) 個別半導体図面作成共通規定
- f) 外形寸法の照合文字及び名称の付与個別規定
- g) 個別規格登録寸法（代表パッケージ図面）

4 個別規格の構成

個別規格は、フォーマット（付図 1）、図面及び寸法表（付表 1）で構成される。

5 個別規格の規定内容

5.1 フォーマットの構成

フォーマットの構成は、以下の項目で構成される。

- a) 三角法記号
- b) JEITA 規格の表記（JEITA STANDARD PACKAGE OUTLINE DRAWING）
- c) 登録日及び改正日（REGISTRATION DATE, REVISION DATE）
- d) 規格 No.（PACKAGE CODE）
- e) シート No.（SHEET）