

JEITA

電子情報技術産業協会規格

Standard of Japan Electronics and Information Technology Industries Association

JEITA ED-7335

**集積回路パッケージデザインガイド
シリコン・ファインピッチ・ボールグリッドアレイ及び
シリコン・ファインピッチ・ランドグリッドアレイ**

Design guide for semiconductor packages

Silicon Fine-pitch Ball Grid Array

and Silicon Fine-pitch Land Grid Array

(S-FBGA and S-FLGA)

2010年2月制定

作 成

半導体技術委員会／半導体実装・製品技術専門委員会

Semiconductor Technology Committee/Semiconductor Product Technology Committee of Japan

半導体パッケージ技術小委員会

Technical Committee on Semiconductor Packaging

発 行

社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

まえがき

この規格は、社団法人 電子情報技術産業協会（JEITA）の半導体パッケージ技術小委員会の審議を経て、同委員会で承認し制定した。

この規格は、著作権法によって保護されている著作物であるため、許可なくこの規格の一部又はすべてを複製・転載することを禁止する。

この規格は、この規格の一部が、工業所有権（特許権、実用新案権、意匠権など）に抵触する可能性に関係なく制定されている。社団法人 電子情報技術産業協会は、このような工業所有権にかかわる責任を負わない。

この規格は、**JEITA TSC-16**（電子情報技術産業協会規格類の作成基準）の様式によって作成したデザインガイドである。

電子情報技術産業協会規格

集積回路パッケージデザインガイド シリコン・ファインピッチ・ボールグリッドアレイ及び シリコン・ファインピッチ・ランドグリッドアレイ

Design guide for semiconductor packages Silicon Fine-pitch Ball Grid Array and Silicon Fine-pitch Land Grid Array (S-FBGA and S-FLGA)

1 適用範囲

このデザインガイドは、**JEITA ED-7300A** でフォーム D として分類されるボールグリッドアレイ及びランドグリッドアレイ（以下、それぞれ BGA, LGA という。）のうち、シリコンベースのパッケージ構造及び材料のタイプに共通する外形図及び寸法について規定する。

2 引用規格及び文書

次に掲げる規格は、この規格に引用されることによって、この規格の規定の一部を構成する。これらの引用規格のうちで、西暦年を付記してあるものは、記載の年の版だけがこの規格の規定を構成するものであって、その後の改正版又は追補には適用しない。西暦年を付記していない引用規格は、その最新版（追補を含む）を適用する。

JEITA ED-7300A	半導体パッケージの外形規格作成に関する基本事項
JEITA ED-7302A	集積回路パッケージデザインガイド作成マニュアル
JEITA ED-7303C	集積回路パッケージの名称及びコード
JEITA TSC-16:2007	電子情報技術産業協会規格類の作成基準

3 用語の定義

この規格で用いる主な用語及び定義は、引用規格及び文書に掲げる規格によるほか、次による。

3.1

S-FBGA

シリコンデバイス上のパッドと格子状に配置した外部端子とを再配線したチップサイズのパッケージのうち、外部端子高さが 0.1 mm を超える面実装パッケージ。

3.2

S-FLGA

シリコンデバイス上のパッドと格子状に配置した外部端子とを再配線したチップサイズのパッケージのうち、外部端子高さが 0.1 mm 以下の高さの面実装パッケージ。



Standard of Japan Electronics and Information Technology Industries Association

JEITA ED-7335

**Design guide for semiconductor packages
Silicon Fine-pitch Ball Grid Array
and Silicon Fine-pitch Land Grid Array
(S-FBGA and S-FLGA)**

Established in February, 2010

Prepared by

Semiconductor Technology Committee
Semiconductor Product Technology Committee of Japan
Technical Committee on Semiconductor Packaging

Published by

Japan Electronics and Information Technology Industries Association

Chiyoda First Bldg. South Wing, 2-1, Nishikanda 3-chome, Chiyoda-ku, Tokyo, 101-0065, Japan

Printed in Japan

In case of a disagreement between the translation and the original version of the standard or technical report in Japanese, the original version will prevail.

© JEITA :2010 - Copyright - all reserved

No part of this publication may be reproduced or utilized in any form or by any means without permission in writing from the publisher.

Forward

This standard has been established through discussions and agreement in the technical committee on semiconductor packaging, Japan Electronics and Information Technology Industries Association (**JEITA**).

This standard is a publication protected by copyright law and no part of this publication may be reproduced or utilized in any form or by any means without permission in writing from the publisher.

Attention is called to the possibility that some of the elements of **JEITA** standards may be the subject of patent rights, including patent, utility model, and design registration. **JEITA** shall not be held responsible for identifying any or all such patent rights.

Standard of Japan Electronics and Information Technology Industries Association

Design guide for semiconductor packages Silicon Fine-pitch Ball Grid Array and Silicon Fine-pitch Land Grid Array (S-FBGA and S-FLGA)

1 Scope

This Design guide specifies the outline drawings and dimensions common to silicon-based package structures and materials of ball grid array packages (BGA) and land grid array packages (LGA) classified as Form D in **JEITA ED-7300A**.

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendment) applies.

- | | |
|--------------------------|--|
| JEITA ED-7300A | Recommended practice on standard for the preparation of outline drawings of semiconductor packages |
| JEITA ED-7302A | Manual for preparation of design guides of integrated circuit packages |
| JEITA ED-7303C | Names and codes for integrated circuit packages |
| JEITA TSC-16:2007 | Rules for the layout and drafting of JEITA Standard |

3 Terms and definitions

Terms used in this specification, besides the definitions in the normative references, are defined as follows.

3.1

S-FBGA

die-size package for surface mounting with area-array terminals over 0.1 mm in height which are connected with pads on the silicon device through redistribution traces.

3.2

S-FLGA

die-size package for surface mounting with area-array terminals 0.1 mm or less in height which are connected with pads on the silicon device through redistribution traces.