

# JEITA

電子情報技術産業協会規格

Standard of Japan Electronics and Information Technology Industries Association

*JEITA ED-7316*

**集積回路パッケージデザインガイド  
ファインピッチ・ボールグリッドアレイ及び  
ファインピッチ・ランドグリッドアレイ  
Design guide for semiconductor packages  
Fine-pitch Ball Grid Array and Fine-pitch Land Grid Array  
(FBGA and FLGA)**

2008年9月制定

作 成

半導体技術委員会／半導体実装・製品技術専門委員会

Semiconductor Technology Committee/Semiconductor Product Technology Committee of Japan

半導体パッケージ技術小委員会

Technical Committee on Semiconductor Packaging

発 行

社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

In case of a disagreement between the translation and the original version of the standard or technical report in Japanese, the original version will prevail.

© JEITA :2008 - Copyright - all reserved

No part of this publication may be reproduced or utilized in any form or by any means without permission in writing from the publisher.



## Forward

This standard has been revised through discussion and approval in the technical committee on semiconductor packaging, Japan Electronics and Information Technology Industries Association (**JEITA**). **JEITA EDR-7316C** was replaced by this document.

This standard is a publication protected by copyright law and no part of this publication may be reproduced or utilized in any form or by any means without permission in writing from the publisher.

Attention is called to the possibility that some of the elements of **JEITA** standards may be the subject of patent rights including patent, utility model, and design registration. **JEITA** shall not be held responsible for identifying any or all such patent rights.

This standard is a design guide prepared in compliance with the style defined in **JEITA TSC-16**, Rules for the layout and drafting of **JEITA** Standards.

## まえがき

この規格は、社団法人 電子情報技術産業協会（JEITA）の半導体パッケージ技術小委員会の審議を経て、同委員会で承認し改正した。

これによって、**JEITA EDR-7316C** は、この規格に置き換えられた。

この規格は、著作権法によって保護されている著作物であるため、許可なくこの規格の一部又はすべてを複製・転載することを禁止する。

この規格は、この規格の一部が、工業所有権（特許権、実用新案権、意匠権など）に抵触する可能性に関係なく制定されている。社団法人 電子情報技術産業協会は、このような工業所有権に係る責任は負わない。

この規格は、**JEITA TSC-16**（電子情報技術産業協会規格類の作成基準）の様式によって作成したデザインガイドである。

Standard of Japan Electronics and Information Technology Industries Association

# **Design guide for semiconductor packages Fine-pitch Ball Grid Array and Fine-pitch Land Grid Array (FBGA and FLGA)**

## **1 Scope**

This design guide specifies outline drawings and dimensions common to the structures and materials of fine-pitch ball grid array (FBGA) and fine-pitch land grid array (FLGA) with a terminal pitch of 0.8 mm or less among ball grid array packages (BGA) and land grid array packages (LGA), which are classified as Form D in **JEITA ED-7300A**.

Silicon-FBGA (S-FBGA) and silicon-FLGA (S-FLGA) are excluded from the scope of this design guide.

## **2 Normative references**

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendment) applies.

- JEITA ED-7300A** General Rules for the Preparation of Outline Drawings of Semiconductor Packages
- JEITA ED-7302A** Manual for preparation of design guides of integrated circuit packages
- JEITA TSC-16:2007** Rules for the layout and drafting of **JEITA** Standard

## **3 Terms and definitions**

Terms used in this specification are defined as follows in addition to the definitions in the normative references.

### **3.1**

#### **FBGA**

surface-mount package with terminals made of metal balls, metal bumps, or metal lands on a package base arranged in an area array pattern on a pitch of 0.8 mm or less, wherein the maximum standoff height is over 0.10 mm.

### **3.2**

#### **FLGA**

surface-mount package with terminals made of metal balls, metal bumps, or metal lands on a package base arranged in an area array pattern on a pitch of 0.8 mm or less, wherein the maximum standoff height is 0.10 mm or lower.

## 電子情報技術産業協会規格

# 集積回路パッケージデザインガイド

## ファインピッチ・ボールグリッドアレイ及び ファインピッチ・ランドグリッドアレイ

Design guide for semiconductor packages  
Fine-pitch Ball Grid Array and Fine-pitch Land Grid Array  
(FBGA and FLGA)

### 1 適用範囲

このデザインガイドは、**JEITA ED-7300A** でフォーム D として分類されるパッケージのボールグリッドアレイ（以下、**BGA** という。）及びランドグリッドアレイ（以下、**LGA** という。）のうち、端子直線間隔が 0.80 mm 以下であるファインピッチ BGA（以下、**FBGA** という。）及びファインピッチ LGA（以下、**FLGA** という。）の構造及び材料のタイプに共通する外形図及び寸法について規定する。ただし、シリコン FBGA（以下、**S-FBGA** という。）及びシリコン FLGA（以下、**S-FLGA** という。）を除く。

### 2 引用規格及び文書

次に掲げる規格は、この規格に引用されることによって、この規格の規定の一部を構成する。これらの引用規格のうちで、西暦年を付記してあるものは、記載の年の版だけが、この規格の規定を構成するものであって、その後の改正版又は追補には適用しない。西暦年を付記していない引用規格は、その最新版（追補を含む）を適用する。

- JEITA ED-7300A** 半導体パッケージの外形規格作成に関する基本事項  
**JEITA ED-7302A** 集積回路パッケージデザインガイド作成マニュアル  
**JEITA TSC-16:2007** 電子情報技術産業協会規格類の作成基準

### 3 用語及び定義

この規格で用いる主な用語及び定義は、引用規格及び文書に掲げる規格によるほか、次による。

#### 3.1

##### FBGA

パッケージ本体のベース面に金属ボール、金属バンプ又は金属ランドを一定の間隔で格子状に並べて外部端子としたパッケージのうち、端子直線間隔が 0.80 mm 以下、かつ、スタンドオフ高さの規格値の max. が 0.10 mm を超える表面実装パッケージ。

#### 3.2

##### FLGA

パッケージ本体のベース面に金属ボール、金属バンプ又は金属ランドを一定の間隔で格子状に並べて外部端子としたパッケージのうち、端子直線間隔が 0.80 mm 以下、かつ、スタンドオフ高さの規格値の max. が 0.10 mm 以下の表面実装パッケージ。