

# JEITA

電子情報技術産業協会規格

Standard of Japan Electronics and Information Technology Industries Association

*EIAJ ED-7311-20*

集積回路パッケージ個別規格

(P-SSOP)

Standard of integrated circuits package

(P-SSOP)

2002年1月制定

作 成

半導体パッケージ標準化委員会

Technical Standardization Committee on Semiconductor Device Package

発 行

社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

Translation without guarantee in the event of any doubt arising, the original standard in Japanese is to be evidence.

JEITA standards are established independently to any existing patents on the products, materials or processes they cover.

JEITA assumes absolutely no responsibility toward parties applying these standards or toward patent owners.

© 2002 by the Japan Electronics and Information Technology Industries Association

All rights reserved. No part of this standards may be reproduced in any form or by any means without prior permission in writing from the publisher.

## Standard of integrated circuits package (P-SSOP)

### 1. Scope of Application

This standard covers the registered dimensions of the Plastic Shrink Small Outline Package (herein after referred to as P-SSOP), which terminal straight pitch  $e$  is 1.00mm less than, among the packages classified as form B in the **EIAJ ED-7300** [Recommended practice on standard for the preparation of outline drawings of semiconductor packages]

**Note.** This standard is created and corresponds to **EIAJ EDR-7314A** [Design guideline of integrated circuits for shrink small outline package (SSOP)] revised in January 2002. The other relation standards are shown below.

**EIAJ EDR-7312** [Design guideline of integrated circuits for thin small outline package (type I) (TSOP I)] established in April 1996

**EIAJ EDR-7313** [Design guideline of integrated circuits for thin small outline package (type II) (TSOP II)] established in April 1996

**EIAJ EDR-7320** [Design guideline of integrated circuits for small outline package (SOP)] established in December 1998

**EIAJ ED-7311-19** [Standard of integrated circuits package (P-SOP)] established in January 2002

**EIAJ ED-7311-1** [Standard of integrated circuits package (TSOP(1))] established in August 1997

**EIAJ ED-7311-2** [Standard of integrated circuits package (TSOP(2))] established in August 1997

### 2. Definition of the Technical Terms

The definition of the technical terms used in this technical report is in conformity with **EIAJ ED-7300**, and the definition of technical terms appearing a new are given within the text of this standard.

### 3. BACKGROUND

Recently, electronic appliance become smaller and thinner, on such background it is appearance the Plastic Small Outline Package (herein after referred to as P-SOP), terminal straight pitch  $e$  is 1.27mm(50mil). And after that, Terminal straight pitch  $e$  made shrink P-SSOP also became used. This standard intended to standardize the outer dimensions of P-SSOP and ensure compatibility between products as far as possible for standardization.

### 4. Definition of P-SSOP

P-SSOP is defined as Form B with L terminal in the item 6, "Outline classification of shapes of semiconductor package" at the **EIAJ ED-7300**, and a package with formed terminals led out of longer side of itself in two directions, whose terminal pitch  $e$  is 1.00mm or less, are flat toward the outside of the package body for mounting on print circuits board surface. (gull wing shape lead)

### 5. Numbering of Terminals

Numbering of terminals complies with the **EIAJ ED-7300**.

### 6. Nominal Dimensions

Package width  $\times$  Package length(Symbol :  $E \times D$  ) is applied to Nominal Dimensions.

However as the exception, old nominal dimensions is possible to use places (side by side) and it writes which package width (Symbol : E).

電子情報技術産業協会規格

## 集積回路パッケージ個別規格 (P-SSOP)

### Standard of integrated circuits package (P-SSOP)

**1. 適用範囲** この規格は EIAJ ED-7300 (半導体パッケージ外形規格作成に関わる基本事項) でフォーム B として区分されるパッケージのうち、端子直線間隔  $e$  が 1.00mm 以下のシュリンクスモールアウトラインパッケージ (以下、P-SSOP という。) の登録寸法を記載したものである。

**備考** この規格は、2002 年 1 月制定、EIAJ EDR-7314A [(集積回路パッケージデザインガイドシュリンクスモールアウトラインパッケージ (SSOP))] に対応して作成された個別規格である。また他関連規格を以下に示す。

EIAJ EDR-7312 [集積回路パッケージデザインガイド薄形スモールアウトラインパッケージ (タイプ I) (TSOP (I))], 1996 年 4 月制定

EIAJ EDR-7313 [集積回路パッケージデザインガイド薄形スモールアウトラインパッケージ (タイプ II) (TSOP (II))], 1996 年 4 月制定

EIAJ EDR-7320 [集積回路パッケージデザインガイドスモールアウトラインパッケージ (SOP)], 1998 年 12 月制定

EIAJ ED-7311-19 [集積回路パッケージデザイン個別規格 (P-SOP)], 2002 年 1 月制定

EIAJ ED-7311-1 [集積回路パッケージデザイン個別規格 (TSOP (1))], 1997 年 8 月制定

EIAJ ED-7311-2 [集積回路パッケージデザイン個別規格 (TSOP (2))], 1997 年 8 月制定

**2. 用語の定義** この規格で用いる用語の定義は、EIAJ ED-7300 によるほか、新規の用語については、本文中の定義による。

**3. 沿革** 近年の電子機器の小型、薄型化に対応して、端子直線間隔  $e$  が 1.27mm (50mil) のスモールアウトラインパッケージ (以下、P-SOP という。) が登場し、さらに端子直線間隔  $e$  をシュリンク化した P-SSOP も多用されるようになってきた。この規格は、P-SSOP の外形寸法の標準化を図り、製品間の互換性の指標とすることを目的としている。

**4. P-SSOP の定義** EIAJ ED-7300 の第 6 項 “半導体パッケージの形状分類” で、フォーム B の L 端子として分類され、端子直線間隔  $e$  が 1.00mm 以下のパッケージであり、プリント配線板の表面に実装できるように、パッケージ本体から形成された端子が 2 方向に引き出され、かつ、パッケージ本体の外側で接合部の端子が外側に向かって平坦になる (いわゆる、ガルウィング形状端子) パッケージ。

**5. 端子番号の付け方** EIAJ ED-7300 の規定による。

**6. 呼び寸法** パッケージ幅×パッケージ長さ (照合文字:  $E \times D$ ) を呼び寸法とする。

ただし例外として、旧呼び寸法であるパッケージ幅 (照合文字: E) を併記して用いてもよい。