JEITA

電子情報技術産業協会規格

Standard of Japan Electronics and Information Technology Industries Association

JEITA ED-7303C

集積回路パッケージの名称及びコード

Names and Codes for Integrated Circuit Packages

1998 年 6 月制定
2002 年 4 月改正
2008 年 3 月改正

作　　成

半導体技術委員会／半導体実装・製品技術専門委員会

Semiconductor Technology Committee/Semiconductor Product Technology Committee of Japan

半導体パッケージ技術小委員会

Technical Committee on Semiconductor Packaging

発　　行

社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

まえがき

この規格は，社団法人 電子情報技術産業協会の半導体パッケージ技術小委員会 共通規格サブコミティが作成した。

この規格は，国際規格に整合するために制定された次の規格に基づいて，**JEITA TSC-16**（電子情報技術産業協会規格類の作成基準）の様式によって作成した規格である。

この規格は，2002 年 4 月に発行された **JEITA** 規格 **ED-7303B** を改訂し，2008 年 3 月に半導体パッケージ技術小委員会にて承認されたものである。

電子情報技術産業協会規格

集積回路パッケージの名称及びコード

Names and Codes for Integrated Circuit Packages

1　適用範囲

この規格は，**JEITA ED-7300A**（半導体パッケージ外形規格作成に関する基本事項）で規定されている集積回路に用いられる半導体パッケージ（以下，パッケージという。）の名称及びコードについて規定する。

2　引用規格

次に掲げる規格は，この規格に引用されることによって，この規格の規定の一部を構成する。

これらの引用規格のうちで，西暦年を付記してあるものは，記載の年の版を適用し，その後の改正版には適用しない。付記がない引用規格は，その最新版を適用する。

a)　**JEITA TSC-16**　電子情報技術産業協会規格類の作成基準

b)　**JEITA ED-7300A**　半導体パッケージ外形規格作成に関する基本事項

c)　**JEITA ED-7301A**　集積回路パッケージ個別規格作成マニュアル

d)　**JEITA ED-7302A**　集積回路パッケージデザインガイド作成マニュアル

3　用語の定義

3.1　パッケージの名称及びコード

パッケージ名称とは周知の単語を組み合わせることによって，容易にパッケージ外形を想像できるようにパッケージの特徴を表現した名称。パッケージコードとはパッケージの詳細を合理的に表現するために，パッケージ材料，外観特徴，パッケージ形状，端子数，呼び寸法，端子直線間隔を必要最小限の記号に簡略化して 30 桁以内で表現したコード。

3.2　用語

この規格で用いる用語の定義は，**JEITA TSC-16**，**JEITA ED-7300A** によるほか，新規の用語については本文中の定義による。

4　パッケージの名称及びコードに関する基本的な考え方

この規格は，次の基本的な考え方に基づいて構成される。

a)　パッケージ名称及びコードは，新たに開発されるパッケージに対しても適用できるように，包括的に定義する。

b)　パッケージコードは，パッケージの識別を目的とし，材料，外観特徴，名称，端子数，呼び寸法及び端子直線間隔をそれぞれコード化し，更にそれらを結合，一連化して表記する。

c)　パッケージ名称は，基本パッケージ名称，派生パッケージ名称に分類され，適時に使い分けられる。

Standard of Japan Electronics and Information Technology Industries Association

JEITA ED-7303C

Names and Codes for Integrated Circuit Packages

Established in June, 1998
Revised in April, 2002
Revised in March, 2008

Prepared by

Semiconductor Technology Committee
Semiconductor Product Technology Committee of Japan
Technical Committee on Semiconductor Packaging

Published by

Japan Electronics and Information Technology Industries Association

Chiyoda First Bldg. South Wing, 2-1, Nishikanda 3-chome, Chiyoda-ku, Tokyo, 101-0065, Japan
Printed in Japan

In case of a disagreement between the translation and the original version of the standard or technical report in Japanese, the original version will prevail.

Foreword

This standard has been prepared by the Subcommittee on General Rules and Common Matters (SC), Technical Committee on Semiconductor Packaging (TC), Japan Electronics and Information Technology Industries Association (**JEITA**). This standard has been created based on the following normative references, which were established with the intention to harmonize with international standards, in compliance with the style specified in **JEITA TSC-16** (Rules for the drafting and presentation of **JEITA** Standards). This document, the amendment of the **JEITA** specification **ED-7303B** published on April 2002, was approved by TC on March 2008.

Standard of Japan Electronics and Information Technology Industries Association

Names and Codes for Integrated Circuit Packages

1 Scope

This standard specifies names and codes for semiconductor packages (hereinafter referred to as packages) used for integrated circuit which are specified in the **JEITA ED-7300A** (General rules for the preparation of outline drawings of integrated circuit packages).

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document applies.

a) **JEITA TSC-16**, Rules for the layout and drafting of **JEITA** Standards

b) **JEITA ED-7300A**, General rules for the preparation of outline drawings of integrated circuit packages

c) **JEITA ED-7301A**, Manual for the preparation of individual standards of integrated circuit packages

d) **JEITA ED-7302A**, Manual for the preparation of design guides of integrated circuit packages

3 Terms and definitions

3.1 Package name and designator

A package name is the name composed of known words which describes the physical features of the package to evoke its image.

A package designator is the descriptive designation system composed of the simplified codes which denotes the package material, package outline, terminal shape, terminal count, package nominal dimension, and terminal pitch. This designator is made of 30 characters maximum and systematically describes package features in detail.

3.2 Terminology

Besides being defined in the **JEITA TSC-16** and **JEITA ED-7300A**, the terms used in this standard are defined in the context of this document.

4 Basic concepts of the names and designators for packages

This standard was established based on the following basic concepts:

a) The package name and designator shall be defined in a comprehensive manner so that they would be applied to emerging new packages.

b) The package designation system aims at identifying the physical features of the package. Material, package outline, name, terminal count, package nominal dimensions, and terminal pitch are encoded and integrated into the coding system as a package designator.

c) The package names can be classified into the basic package name, and derivative package name, which are used separately in an appropriate manner.