

JEITA

電子情報技術産業協会規格

Standard of Japan Electronics and Information Technology Industries Association

JEITA ED-7300A

半導体パッケージ外形規格作成に関する基本事項

**Recommended practice on standard for the preparation
of outline drawings of semiconductor package**

1997年8月制定

2008年1月改正

作 成

半導体技術委員会／半導体実装・製品技術専門委員会

Semiconductor Technology Committee/Semiconductor Product Technology Committee of Japan

半導体パッケージ技術小委員会

Technical Committee on Semiconductor Packaging

発 行

社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

In case of a disagreement between the translation and the original version of the standard or technical report in Japanese, the original version will prevail.

© JEITA :2008 - Copyright - all reserved

No part of this publication may be reproduced or utilized in any form or by any means without permission in writing from the publisher.

Foreword

This standard has been prepared by the Subcommittee on General Rules and Common Matters, Technical Committee on Semiconductor Packaging, Japan Electronics and Information Technology Industries Association.

This document is an individual standard, which follows the normative references that were established in line with international standards, especially the style defined in **JEITA TSC-16**, "Rules for the layout and drafting of **JEITA** Standards".

まえがき

この規格は、社団法人 電子情報技術産業協会の半導体パッケージ技術小委員会・半導体共通規格サブコミティが作成したものである。

この規格は、国際規格に整合するために制定された次の規格に基づいて、**JEITA TSC-16**（電子情報技術産業協会規格類の作成基準）の様式によって作成した個別規格である。

Standard of Japan Electronics and Information Technology Industries Association

Recommended practice on standard for the preparation of outline drawings of semiconductor package

1 Scope

This specification stipulates general rules for the preparation of outline standards of integrated-circuit and discrete-device packages (hereinafter simply referred to as standard).

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document applies.

- a) **JEITA TSC-16**, Rules for the layout and drafting of **JEITA** Standards
- b) **JIS B 0021**, Geometrical product specification (GPS) – Geometrical tolerancing – Tolerancing of form, orientation, location and run-out
- c) **JIS B 0023**, Technical Drawings – Geometrical Tolerancing – Maximum Material Requirement and Least Material Requirement
- d) **JIS B 0621**, Definitions and designations of geometrical deviations
- e) **JIS Z 8310**, Technical drawing – General code of drawing practice

3 Terms and definitions

General terms used in this specification are defined as follows, whereas the terms specific to each individual specification are defined in it.

3.1

Package outline drawing

An outline drawing of a package specifying dimensions, which ensure mechanical interchangeability for printed circuit board (PCB) assembly.

3.2

Seating plane

A plane with which a package or its terminals contact, when the package is mounted on.

3.3

Base plane

A plane parallel to the seating plane through the lowest point of the package.

3.4

Reference plane

A plane parallel to the seating plane at a specified distance above the seating plane.

3.5

Terminal

An external electrode in the form of lead, pin, land, bump, ball, or others.

電子情報技術産業協会規格

半導体パッケージ外形規格作成に関する基本事項

Recommended practice on standard for the preparation
of outline drawings of semiconductor package

1 適用範囲

この規格は、集積回路及び個別半導体のパッケージ外形規格（以下、規格という。）を作成する場合に必要な基本的事項について規定する。

2 引用規格

次に掲げる規格は、この規格に引用されることによって、この規格の規定の一部を構成する。これらの引用規格のうちで、西暦年を付記してあるものは、記載の年の版を適用し、その後の改正版には適用しない。付記がない引用規格は、その最新版を適用する。

- a) JEITA TSC-16 電子情報技術産業協会規格類の作成基準
- b) JIS B 0021 幾何公差の図示方法
- c) JIS B 0023 最大実体公差方式及び最小実体公差方式
- d) JIS B 0621 幾何偏差の定義及び表示
- e) JIS Z 8310 製図総則

3 用語の定義

この規格に用いる一般的用語の定義は次による。ただし、個別の規格に特有な用語については、個別の規格中で定義を明記する。

3.1

パッケージの外形図（Package outline drawing）

デバイスを実装する場合における、機械的な互換性に必要な寸法を規定したパッケージの外形図。

3.2

取付面（Seating plane）

デバイスを実装する場合における、パッケージ本体又はその端子と接触する面。

3.3

ベース面（Base plane）

取付面と平行なパッケージ本体の最下面を通る面。

3.4

基準面（Reference plane）

取付面に対してある寸法平行移動させた面。

3.5

端子（Terminal）

リード、ピン、ランド、バンプ及びボールなど外部接続のための電極の総称。