



日本電子機械工業会規格  
Standard of Electronic Industries Association of Japan

**EIAJ ED-5515**

**2.5Vスタブ直列終端型論理(SSTL\_2)  
差動入力信号規格**

**Stub Series Terminated Logic for 2.5Volts(SSTL\_2)  
Differential Input Signal Specifications**

1998年9月制定

作 成

半 導 体 標 準 化 委 員 会

Technical Standardization Committee on Semiconductor Devices

発 行

社団法人 日本電子機械工業会  
Electronic Industries Association of Japan

Translation without guarantee in the event of any doubt arising, the original standard in Japanese is to be evidence.

EIAJ standards are established independently to any existing patents on the products, materials or processes they cover.

EIAJ assumes absolutely no responsibility toward parties applying these standards or toward patent owners.

© 1998 by the Electronic Industries Association of Japan

All rights reserved. No part of this standards may be reproduced in any form or by any means without prior permission in writing from the publisher.

## Stub Series Terminated Logic for 2.5 Volts (SSTL\_2) Differential Input Signal Specifications

### 1. Scope

This standard defines the differential input signal specifications for high frequency operation of Stub Series Terminated Logic for 2.5V (SSTL\_2), previously standardized as EIAJ standard (EIAJ ED-5513).

Thus, the standard conforms to SSTL\_2 standard and additionally defines differential input signal specification for high frequency operation devices.

### 2. Standard Structure

The standard is defined in three sections;

The first section defines values of input signal parameters which is used to test differential input signal specifications. The second section defines test conditions to perform differential AC input test.

Further more, in the third section describes, as reference only information, typical example of SSTL\_2 class I differential input circuit, and SSTL\_2 clock input circuit using direct termination resistor. Also, for the SSTL\_2 clock input circuit using direct termination resistor, offset voltage parameter  $V_{iso}$  and  $V_{iso}$  deviation parameter  $\Delta V_{iso}$  are mentioned as reference only parameters.

#### 1.0 Differential input parameters

**Table 1.0-a Differential input DC logic levels**

Symbol	Parameter	Min.	Max.	Units	Notes
$V_{IN}$ (DC)	DC input signal voltage	-0.30	$V_{DDQ}+0.30$	V	1
$V_{SWING}$ (DC)	DC differential input voltage	0.36	$V_{DDQ}+0.60$	V	2

**<Notes>**

- $V_{IN}$  (DC) specifies the allowable DC execution of each differential input.
- $V_{SWING}$  (DC) specifies the input differential voltage  $|V_{TR}-V_{CP}|$  required for switching, where  $V_{TR}$  is the "true" input level and  $V_{CP}$  is the "complementary" input level.

**Table 1.0-b Differential input AC logic levels**

Symbol	Parameter	Min.	Max.	Units	Notes
$V_{SWING}$ (AC)	AC differential input voltage	0.70	$V_{DDQ}+0.6$	V	1
$V_X$ (AC)	AC differential cross point voltage	$0.5 \times V_{DDQ}$ -200mV	$0.5 \times V_{DDQ}$ +200mV	V	2

**<Notes>**

- $V_{SWING}$  (AC) specifies the input differential voltage  $|V_{TR}-V_{CP}|$  required for switching, where  $V_{TR}$  is the "true" input signal and  $V_{CP}$  is the "complementary" input signal.
- The typical value of  $V_X$  (AC) is expected to be about  $0.5 \times V_{DDQ}$  of the transmitting device and  $V_X$  (AC) is expected to track variations in  $V_{DDQ}$ .  $V_X$  (AC) indicates the voltage at which differential input signals must be crossing.

## 日本電子機械工業会規格

## Standard of Electronic Industries Association of Japan

## 2. 5Vスタブ直列終端型論理 (SSTL\_2) 差動入力信号規格

1. 適用範囲 この標準は、先に日本電子機械工業会規格 (EIAJ ED-5513) として制定された2.5Vスタブ直列終端型論理 (以下、SSTL\_2という。) について、高周波数動作時の入力信号規格として、差動入力信号規格を付加定義する。従って、この標準はSSTL\_2規格に準拠し、高周波数動作を行うデバイスについて、SSTL\_2の入力規格に付加して適用される。

2. 標準規格の構成 この標準は、次のように3節に分かれて定義されている。

第1節では、差動入力信号を測定する入力パラメータの規格を定義している。第2節では、差動入力信号の交流 (AC) テストを実施するためのテスト条件を規定している。更に、第3節は参考資料として、標準的な差動信号の入力回路例及び、実際のアプリケーションで使用されることが多い入力端を抵抗で直結終端したクロック入力回路例を示している。

また、この入力端を抵抗で直結終端したクロック入力回路例については、入力クロック信号のオフセット電圧規格 $V_{iso}$ とその変動幅規格 $\Delta V_{iso}$ を参考規格として示している。

## 1.0 差動入力パラメータ

Table 1.0-a 差動入力直流 (DC) 論理レベル

Symbol	Parameter	Min.	Max.	Units	Notes
$V_{IN}$ (DC)	直流入力信号電圧	-0.30	$V_{DDQ}+0.30$	V	1
$V_{SWING}$ (DC)	直流差動入力電圧	0.36	$V_{DDQ}+0.60$	V	2

備考1.  $V_{IN}$  (DC)は、個々の差動入力の許容される直流電圧範囲を規定している。

2.  $V_{SWING}$  (DC)は、スイッチングに必要な入力差動電圧 $|V_{TR}-V_{CP}|$ を規定している。

ここで、 $V_{TR}$ は“正”入力レベル、 $V_{CP}$ は“補”入力レベルである。

Table 1.0-b 差動入力交流 (AC) 論理レベル

Symbol	Parameter	Min.	Max.	Units	Notes
$V_{SWING}$ (AC)	交流差動入力電圧	0.70	$V_{DDQ}+0.6$	V	1
$V_X$ (AC)	交流差動クロスポイント電圧	$0.5 \times V_{DDQ}$ -200mV	$0.5 \times V_{DDQ}$ +200mV	V	2

備考1.  $V_{SWING}$  (AC)は、スイッチングに必要な入力差動電圧 $|V_{TR}-V_{CP}|$ を規定している。

ここで、 $V_{TR}$ は“正”入力信号、 $V_{CP}$ は“補”入力信号である。

2.  $V_X$  (AC)の標準値は、信号を伝達する素子の $V_{DDQ}$ のおよそ0.5であること $V_X$  (AC)は、 $V_{DDQ}$ の変動に追随すること。

$V_X$  (AC)は、差動入力信号が交叉する電圧を示している。