

JEITA

電子情報技術産業協会規格

Standard of Japan Electronics and Information Technology Industries Association

EIAJ ED-5302

I/Oインタフェースモデル記述標準 (IMIC)

**Standard for I/O Interface Model for Integrated Circuits
(IMIC)**

2001年3月制定

作 成

半 導 体 標 準 化 委 員 会

Technical Standardization Committee on Semiconductor Devices

発 行

社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

目 次

ページ

1. 適用範囲	2
2. 概要	2
3. モデルの構成	3
4. モデルの詳細	14
4.1 記述規則	14
4.1.1 大文字小文字	14
4.1.2 使用できる文字	14
4.1.3 キーワード記述	14
4.1.4 数値表現	14
4.1.5 コメント記述	16
4.1.6 記述の順序	16
4.2 ICモデルファイル	16
4.2.1 ファイル名	16
4.2.2 モデル記述の開始と終了	16
4.2.3 ヘッダ部	16
4.2.4 端子定義部	20
4.2.5 パッドアサイン部	20
4.2.6 回路記述部	24
4.2.7 入力波形定義部	30
4.2.8 デバイスモデル定義部	38
4.2.9 パッケージモデル引用部	60
4.3 パッケージモデルファイル	62
4.3.1 ファイル名	62
4.3.2 モデル記述の開始と終了	62
4.3.3 ヘッダ部	62
4.3.4 モデル名称	66
4.3.5 端子定義部	66
4.3.6 回路記述部	70
4.3.7 デバイスモデル定義部	74
4.3.8 形状定義部	74
4.4 モジュールモデルファイル	74
4.4.1 ファイル名	74
4.4.2 モデル記述の開始と終了	74
4.4.3 ヘッダ部	76
4.4.4 端子定義部	78
4.4.5 回路記述部	78

4.4.6 信号源定義部	80
4.4.7 デバイスモデル定義部	84
4.4.8 IC,モジュール回路引用部	84
4.4.9 形状定義部	86
5. モデルのレベル	88
6. 運用の姿	90
7. 記述例	92
解 説	114

電子情報技術産業協会規格

I/O インタフェースモデル記述標準 (IMIC)

Standard for I/O Interface Model for Integrated Circuits (IMIC)

1. 適用範囲 IC を搭載した装置の特性解析を行うための IC の入出力、電源、グラウンドの電氣的モデルを規定する。作業に当たっては下記の点に留意する。

- (1) これまでに行われた標準化活動の成果をベースに、その問題点の解決と、将来の発展のための標準化を行う。
- (2) 将来のボード解析課題を可能とする自由度を持たせた回路記述方法を採用する。
- (3) 用途に適した情報を提供できるようモデルのレベルを設定する。
- (4) パッケージとモジュールの複雑な電氣的モデルを記述する能力を持たせる。

2. 概要

- (1) **モデルの範囲** このモデルは、I/O バッファの全体又は一部、及びパッケージを範囲とする回路によって記述される。
- (2) **記述言語** SPICE フォーマットによって回路が記述される。単純なバッファ、複雑なバッファ、電源/グラウンド線、パッケージ、複雑な構造を持つメモリモジュールボードが統一されたフォーマットで記述される。
- (3) **デバイスモデル** 非線型デバイスの電氣的特性は、1次元、2次元又は3次元のテーブル形式で記述される。
- (4) **データ構造** モデルのデータは IC/パッケージ/モジュールに分離される。そのため、それぞれを独立して作成することができる。
- (5) **シミュレーション** シミュレーション時には、このモデルと IC が搭載される基板とを使用する。これによりボードの負荷条件に応じた高精度なシミュレーションが可能となる。
- (6) **IBIS との関係** このモデルから IBIS を生成するツールを提供する。これにより、IC メーカーがこのモデルを提供すればユーザは IBIS モデルを入手することができるようになる。

JEITA

Standard of Japan Electronics and Information Technology Industries Association

E I A J E D - 5 3 0 2

**Standard for I/O Interface Model for Integrated Circuits
(IMIC)**

Established in March, 2001

Prepared by
Technical Standardization Committee on Semiconductor Devices

Published by
Japan Electronics and Information Technology Industries Association

5-13, Nishi-shimbashi 1-chome, Minato-ku, Tokyo 105-0003, Japan

Printed in Japan

Translation without guarantee in the event of any doubt arising, the original standard in Japanese is to be evidence.

JEITA standards are established independently to any existing patents on the products, materials or processes they cover.

JEITA assumes absolutely no responsibility toward parties applying these standards or toward patent owners.

© 2001 by the Japan Electronics and Information Technology Industries Association

All rights reserved. No part of this standards may be reproduced in any form or by any means without prior permission in writing from the publisher.

CONTENTS

	Page
1. Scope	1
2. Outline	1
3. Model Structures	3
4. Model Description Details	13
4.1 Description Rules	13
4.1.1 Characters	13
4.1.2 Available Characters	13
4.1.3 Keywords	13
4.1.4 Numbers	13
4.1.5 Comment	15
4.1.6 Order of Descriptions	15
4.2 IC Model File	15
4.2.1 File name	15
4.2.2 Start and End of Model Description	15
4.2.3 Header	15
4.2.4 Terminals	19
4.2.5 Pad Assignment	19
4.2.6 Circuit Description	23
4.2.7 Input Stimulus	29
4.2.8 Device Model	37
4.2.9 Package Model Reference	59
4.3 Package Model File	61
4.3.1 File name	61
4.3.2 Start and End of Model Description	61
4.3.3 Header	61
4.3.4 Model Name	65
4.3.5 Terminals	65
4.3.6 Circuit description	69
4.3.7 Device Model	73
4.3.8 Structures	73
4.4 Module Model File	73
4.4.1 File name	73
4.4.2 Start and End of Model Description	73
4.4.3 Header	75
4.4.4 Terminals	77
4.4.5 Circuit description	77
4.4.6 Signal Source	79

4.4.7 Device Model	83
4.4.8 Module Model Reference	83
4.4.9 Structures	85
5. Level of Models	87
6. Model Delivery Flow	89
7. Example	91
Explanatory note	113

Standard for I/O Interface Model for Integrated Circuit (IMIC)

1. Scope

To standardize the electrical modeling of input signals, output signals, power supply and ground terminals of integrated circuits, in order to provide for analysis of electric characteristics of equipment using them. In the work, the following items shall be considered:

- (1) To standardize in order to solve current problems and in order to extend capabilities of analysis, on the basis of results of the past standardization activities.
- (2) To make the description rules for electric circuits more flexible, so that problems may be solved more easily.
- (3) To introduce the concept of modeling levels to exchange relevant data for each application.
- (4) To enhance electric modeling for packages and modules.

2. Outline

(1) Covered Range of Model

The model is described as circuits covering the whole or a part of the I/O buffers and the package.

(2) Language for Circuits

The circuits are written in SPICE format. The structure allows to describe simple buffers, complex buffers, power and ground lines, packages and complex memory module boards in an unified format.

(3) Device Model

The characteristics of non-linear devices are described in 1-D, 2-D or 3-D table format.

(4) Structure of Data

The data of the model are separated into IC, package and module portions, so that each portion can be made independently by each designer.

(5) Simulation

The circuits of the models and the board on which ICs are mounted are merged for simulation. This brings accurate simulation result in any loading condition of the board.

(6) Relation to IBIS

Tools that can extract IBIS data from this model will be provided. Once IC makers provide this model, users can obtain both this model and the IBIS model drawn from it.