

JEITA

電子情報技術産業協会規格

Standard of Japan Electronics and Information Technology Industries Association

JEITA ED-4705

FLASHメモリの信頼性試験方法 Testing Standards for Reliability of Flash Memory

2009年3月制定

作成

半導体技術委員会／半導体実装・製品技術専門委員会

Semiconductor Technology Committee/Semiconductor Product Technology Committee of Japan

半導体信頼性技術小委員会

Technical Committee on Semiconductor Reliability

発行

社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

In case of a disagreement between the translation and the original version of the standard or technical report in Japanese, the original version will prevail.

© JEITA :2009 - Copyright - all reserved

No part of this publication may be reproduced or utilized in any form or by any means without permission in writing from the publisher.

CONTENTS

	page
1 Scope	1
2 Testing equipment	1
2.1 Applied voltage	1
2.2 Sample mounting	1
2.3 Chamber environment	1
3 Setting the reliability specification	1
4 Definition of terms	3
4.1 Endurance cycle	3
4.2 Data retention	3
4.3 Disturb	3
5 Testing procedure	3
6 Test items	5
6.1 Endurance cycle test	5
6.2 Data retention test	7
6.3 Operating life test	11
6.4 Read disturb test	11
6.5 Program disturb test	11
7 Definition of failure	11
Explanation	13
Supplemental information on the test method	
1 Mechanism of flash memory programming	17
2 Reliability concerns of flash memory	17
2.1 Endurance cycle reliability	17
2.2 Data retention reliability	19
2.3 Reliability against disturb	19
3 Different levels of reliability requirements depending on usage	21
3.1 Determining application conditions	21
3.2 Frequency of data rewrites	21
3.3 Retention specification after intensive repetition of rewrites	21
3.4 Retention specification after evenly distributed rewrites	21
3.5 Range of cumulative failure rate	21
4 Processing reliability data	23
4.1 Field lifetime estimation from accelerated test (high temperature bake) results	23
4.2 Extrapolation of memory cell measurements to estimate device endurance	23
5 Achieving higher endurance	25
6 Methods for acquiring reliability data	25
6.1 Retention specification after the maximum specified number of programming cycles	25
6.2 Retention specification as a function of endurance cycles	27
7 Example of reliability datasheet	29

目 次

	ページ
1 適用範囲	2
2 試験装置	2
2.1 印加回路	2
2.2 供試品の実装	2
2.3 槽内環境	2
3 目標信頼性レベルの設定	2
4 用語の定義	4
4.1 書換え	4
4.2 データ保持	4
4.3 ディスターブ	4
5 試験手順	4
6 試験項目	6
6.1 書換え試験	6
6.2 データ保持試験	8
6.3 動作寿命試験	12
6.4 リード・ディスターブ試験	12
6.5 プログラム・ディスターブ試験	12
7 故障の定義	12
解説	14
参考 信頼性試験方法に関する補足事項	
1 FLASHメモリの書換え動作	18
2 FLASHメモリの信頼性課題	18
2.1 耐書換え信頼性	18
2.2 データ保持信頼性	20
2.3 被ディスターブ信頼性	20
3 用途に応じた信頼性目標の設定	22
3.1 実使用環境の想定	22
3.2 書換え頻度の想定	22
3.3 集中的に書換えを実施した後にデータ保持をする場合	22
3.4 均等に書換えが生じる場合	22
3.5 累積故障確率の設定	22
4 信頼性データの統計処理	24
4.1 温度加速試験で所望の耐用年数を確認した結果を用いる	24
4.2 FLASHメモリアレーで評価を行った結果から信頼性を統計的に推定する	24
5 長寿命化への留意点	26
6 信頼性表示の方法	26
6.1 書換え仕様回数を書換え後にデータ保持期間を確認	26
6.2 書換え回数に応じてデータ保持期間を確認	28
7 信頼性表示例	30

Standard of Japan Electronics and Information Technology Industries Association

Testing Standards for Reliability of Flash Memory

1 Scope

This set of standards applies to the testing methodology and actual testing of reliability specification of flash memory and any semiconductor device that is embedded with a flash memory. The standards refer to checking the overall reliability of the flash memory, but they may be altered depending on the circuit architecture.

2 Testing equipment

Equipment to be used for testing will consist of a chamber in which testing temperature can be maintained or the temperature within the margin of error can be sustained, a direct current (DC) and alternating current (AC) voltage source, and a test jig (socket, etc.) designed to withstand conditions of altered temperatures.

2.1 Applied voltage

Given sample limits, applied voltage and voltage transmission pattern should be controlled to avoid the spot temperature of the die to exceed the maximum junction temperature (T_{jmax}). If there is concern for the temperature of the die to go above the set temperature range resulting from continuous application of high voltage to test repetitive program/erase cycles, special considerations will be necessary, such as to use forced cooling.

2.2 Sample mounting

When the sample is mounted, it should take into consideration the heat capacity of samples so as not to interfere with the testing. Depending on the IC socket shape, some may have a larger heat capacity and may cause some difficulty attaining the required testing conditions. It is also necessary to maintain electrical connection throughout the test and if any failure occurs, it is desirable to have a test equipment configuration that the other samples will not be affected.

Note It is necessary to ensure that testing conditions for other samples will not be altered due to a voltage decline resulting from a latch-up.

2.3 Chamber environment

Environment within the chamber must be maintained at ambient temperatures as required by testing conditions.

3 Setting the reliability specification

In testing reliability, reliability level should be specified to match general use in the market. Rewrite frequency, data retention period and other presupposed conditions in the user environment should be considered carefully when designing a reliability test program. How specification should be set will be given under "Explanation".

電子情報技術産業協会規格

FLASHメモリの信頼性試験方法

Testing Standards for Reliability of Flash Memory

1 適用範囲

この規格は、FLASHメモリ及びFLASHメモリを混載する半導体デバイスの信頼性試験方法及び試験実施時の注意事項について規定する。本規定では信頼性確認方法の一部を具体例として示しているが、FLASHメモリの回路構成等の事情に応じて試験方法を個別条件として構わない。

2 試験装置

この試験に用いる装置は、規定の試験温度及び許容温度誤差に維持できる槽、直流又は交流電圧を発生させる電源、及び試験温度に十分耐える耐熱性を有する電圧印加ジグ（ソケット等）で構成されるものとする。

2.1 印加回路

印加電圧及び動作方法は、供試品の限界を考慮し、ダイ上のスポット温度が、最大定格接合温度（ T_{jmax} ）を超えないように配慮しなければならない。連続の書換え試験のように高電圧を継続的に印加することでダイの温度が定格を超えて上昇する懸念がある場合は、強制空冷を行うなど特段の配慮を必要とする。

2.2 供試品の実装

試験の効果を阻害しないように、熱容量等を考慮した実装が必要である。ICソケットの形状によっては熱容量が大きく、所望の試験条件に設定することが困難な場合があるので注意が必要となる。また、試験中の電氣的な接続を確実に維持すること、試験中に供試品の故障が発生した際に他の供試品が影響を受けない試験装置の構成が望ましい。

参考 試験中にラッチアップが発生した際の電圧降下によって他の供試品の試験条件が変化しない配慮が必要になる。

2.3 槽内環境

槽内環境は、試験中槽内全体を設定温度に対し、適切に保持できるようにしなければならない。

3 目標信頼性レベルの設定

信頼性試験を実施するに当たり、あらかじめ市場での用途を鑑みた目標信頼性レベルを設定する。市場での書換え頻度、データ保持期間など想定する使用環境の設定は信頼性試験計画を立てる上で重要な前提となるため、十分な考慮が必要である。目標信頼性レベルの考え方を「解説」に示す。