



日本電子機械工業会規格  
Standard of Electronic Industries Association of Japan

**EIAJ ED-4521**

**3 端子サイリスタの定格・特性及び試験方法**  
**Essential ratings, characteristics and testing methods**  
**for thyristors**

1994年1月制定

作 成

個別半導体技術委員会  
Technical Committee on Discrete Semiconductor Devices

発 行

社団法人 日本電子機械工業会  
Electronic Industries Association of Japan

## 目 次

1. 適用範囲 .....	1
2. 定義 .....	1
2.1 構造 .....	1
2.1.1 pn接合 .....	1
2.1.2 陽極(端子) .....	1
2.1.3 陰極(端子) .....	1
2.1.4 $T_1$ 電極(端子)(基準点) .....	1
2.1.5 $T_2$ 電極(端子) .....	1
2.1.6 ゲート電極(端子) .....	1
2.1.7 逆阻止3端子サイリスタ .....	1
2.1.8 双方向3端子サイリスタ .....	1
2.1.9 逆導通3端子サイリスタ .....	1
2.2 定格及び特性 .....	2
2.2.1 陽極電圧 .....	2
2.2.2 主電圧 .....	2
2.2.3 陽極電流 .....	2
2.2.4 主電流 .....	2
2.2.5 陽極特性 .....	2
2.2.6 オン状態 .....	4
2.2.7 オン電流 .....	4
2.2.8 オン電圧 .....	4
2.2.9 オン状態損失 .....	4
2.2.10 オフ状態 .....	4
2.2.11 オフ電流 .....	5
2.2.12 オフ電圧 .....	5
2.2.13 逆阻止状態 .....	5
2.2.14 逆導通状態 .....	5
2.2.15 逆電流 .....	5
2.2.16 逆電圧 .....	5
2.2.17 逆損失 .....	6
2.2.18 ゲート制御ターンオン時間 .....	6
2.2.19 (転流)ターンオフ時間 .....	6

# EIAJ ED-4521

2.2.2 0	逆回復電流 .....	7
2.2.2 1	逆回復電荷 .....	7
2.2.2 2	オフ状態回復電流 .....	8
2.2.2 3	オフ状態回復電荷 .....	8
2.2.2 4	ゲート電圧 .....	9
2.2.2 5	ゲート電流 .....	9
2.2.2 6	ゲート特性 .....	9
2.2.2 7	ゲート損失 .....	9
2.2.2 8	熱抵抗 .....	9
2.2.2 9	過渡熱インピーダンス .....	10
2.2.3 0	(見掛けの)接合温度 .....	10
2.2.3 1	(素子)基準点温度 .....	10
2.2.3 2	保存温度 .....	10
3.	標準 .....	10
3.1	定格・特性の種類とその適用 .....	10
3.2	電氣的定格 .....	12
3.2.1	定格ピーク繰返しオフ電圧 .....	12
3.2.2	定格ピーク非繰返しオフ電圧 .....	12
3.2.3	定格ピーク繰返し逆電圧 .....	12
3.2.4	定格ピーク非繰返し逆電圧 .....	12
3.2.5	定格直流オフ電圧 .....	12
3.2.6	定格直流逆電圧 .....	12
3.2.7	定格平均オン電流 .....	12
3.2.8	定格実効オン電流 .....	12
3.2.9	定格平均逆電流 .....	12
3.2.1 0	定格サージオン電流 .....	12
3.2.1 1	定格サージ逆電流 .....	13
3.2.1 2	定格臨界オン電流上昇率 .....	13
3.2.1 3	定格ピークゲート順電圧 .....	13
3.2.1 4	定格ピークゲート電圧 .....	13
3.2.1 5	定格ピークゲート逆電圧 .....	13
3.2.1 6	定格ピークゲート順電流 .....	13
3.2.1 7	定格ピークゲート電流 .....	13
3.2.1 8	定格平均ゲート損失 .....	13

3.2.19	定格ピークゲート損失	13
3.3	温度定格	13
3.3.1	(見掛けの)接合温度	13
3.3.2	保存温度	14
3.4	電気的特性	14
3.4.1	オン状態特性	14
3.4.2	逆電圧特性	14
3.4.3	ピークオン電圧	14
3.4.4	ピーク逆電圧	14
3.4.5	ピーク繰り返しオフ電流	14
3.4.6	ピーク繰り返し逆電流	14
3.4.7	最大逆回復電荷	14
3.4.8	最大オフ状態回復電荷	14
3.4.9	最大保持電流(最小保持電流)	14
3.4.10	最大ラッチング電流	14
3.4.11	最小臨界オフ電圧上昇率	14
3.4.12	最小転流時臨界オフ電圧上昇率	14
3.4.13	最大(ゲート制御)ターンオン時間	14
3.4.14	最大(転流)ターンオフ時間	15
3.4.15	最大ゲートトリガ電圧	15
3.4.16	最大ゲートトリガ電流	15
3.4.17	最小ゲート非トリガ電圧	15
3.4.18	最小ゲート非トリガ電流	15
3.5	オン状態における電流限界値と特性の表示	15
3.5.1	最大オン状態損失特性	15
3.5.2	平均オン電流の限界値	16
3.5.3	実効電流の限界値	16
3.6	ゲートに関する限界値と特性の表示	17
3.7	熱的特性	18
3.7.1	最大熱抵抗	18
3.7.2	最大過渡熱インピーダンス	18
3.8	機械的定格	18
3.8.1	定格端子締め付けトルク強度	18
3.8.2	定格圧接力強度	18

EIAJ ED-4521

4. 試験 .....	18
4.1 一般 .....	18
4.1.1 標準試験条件 .....	18
4.2 電氣的定格試験 .....	20
4.2.1 オフ電圧試験 .....	20
4.2.2 オフ電圧試験(交流法) .....	21
4.2.3 逆電圧試験(逆阻止3端子サイリスタ) .....	21
4.2.4 サージオン電流試験(逆電圧印加法) .....	22
4.2.5 サージオン電流試験(逆電圧非印加法) .....	23
4.2.6 サージオン電流試験(交流法) .....	24
4.2.7 サージ逆電流試験 .....	25
4.2.8 定格臨界オン電流上昇率試験 .....	26
4.2.9 定格ピークゲート順電圧, 定格ピークゲート順電流 及び定格ピークゲート損失試験 .....	28
4.2.10 定格ピークゲート電圧, 定格ピークゲート電流 及び定格ピークゲート損失試験 .....	29
4.2.11 定格平均ゲート損失試験 .....	30
4.2.12 定格ピークゲート逆電圧試験 .....	30
4.3 電氣的特性試験 .....	31
4.3.1 オン電圧特性曲線試験(直流法) .....	31
4.3.2 オン電圧特性曲線試験(交流法) .....	31
4.3.3 オン電圧特性曲線試験(パルス法) .....	32
4.3.4 オン電圧試験(直流法) .....	33
4.3.5 オン電圧試験(交流法) .....	33
4.3.6 オン電圧試験(パルス法) .....	34
4.3.7 逆電圧特性曲線試験(直流法) .....	35
4.3.8 逆電圧特性曲線試験(交流法) .....	36
4.3.9 逆電圧特性曲線試験(パルス法) .....	36
4.3.10 逆電圧試験(直流法) .....	37
4.3.11 逆電圧試験(交流法) .....	37
4.3.12 逆電圧試験(パルス法) .....	39
4.3.13 オフ電流試験(直流法) .....	39
4.3.14 オフ電流試験(交流法) .....	40
4.3.15 逆電流試験(直流法) .....	41

4.3.1 6	逆電流試験（交流法）	41
4.3.1 7	逆回復電荷試験	42
4.3.1 8	オフ状態回復電荷試験	45
4.3.1 9	保持電流試験（抵抗可変法）	47
4.3.2 0	保持電流試験（電圧可変法）	48
4.3.2 1	ラッチング電流試験	49
4.3.2 2	臨界オフ電圧上昇率試験（指数関数立ち上がり法）	50
4.3.2 3	臨界オフ電圧上昇率試験（直線立ち上がり法）	51
4.3.2 4	転流時臨界オフ電圧上昇率試験	52
4.3.2 5	（ゲート制御）ターンオン時間試験	54
4.3.2 6	ターンオフ時間試験	56
4.3.2 7	ゲートトリガ電圧及びゲートトリガ電流試験	62
4.3.2 8	ゲート非トリガ電圧及びゲート非トリガ電流試験	64
4.4	熱的特性試験	66
4.4.1	熱抵抗試験（加熱法）	66
4.4.2	過渡熱インピーダンス試験（加熱法）	69
4.4.3	過渡熱インピーダンス試験（冷却法）	70
解 説		72
1.	電気用図記号と記号	72
2.	サイリスタの用語と文字記号	73

## 日本電子機械工業会規格

## 3 端子サイリスタの定格・特性及び試験方法

Essential ratings, characteristics and testing methods for thyristors

1. 適用範囲 この規格は、主に電力用半導体装置及びその他の電子装置に用いる 3 端子サイリスタ (p ゲート) について規定する。

備考 ここでいう 3 端子サイリスタとは、整流又はスイッチングを目的として作られた 3 端子半導体をいい、逆阻止 3 端子サイリスタ、双方向 3 端子サイリスタ及び逆導通 3 端子サイリスタを含む。

## 2. 定義

## 2.1 構造

2.1.1 pn 接合 半導体の内部で、p 形領域と n 形領域の間の遷移部分。

2.1.2 陽極 (端子) 外部回路から、オン電流 (2.2.7 参照) が流れ込む端子。

2.1.3 陰極 (端子) 外部回路へ、オン電流 (2.2.7 参照) が流れ出る端子。

2.1.4  $T_1$  電極 (端子) (基準点) 外部回路から、オン電流 (2.2.7 参照) が流れる端子。  
電極電位の基準点は、電極  $T_1$  とする。

2.1.5  $T_2$  電極 (端子) 外部回路から、オン電流 (2.2.7 参照) が流れる端子。

2.1.6 ゲート電極 (端子) 外部回路から、ゲート電流 (2.2.2.5 参照) が流れる端子。

2.1.7 逆阻止 3 端子サイリスタ 3 つの pn 接合を包蔵し、陽極、陰極及びゲートの 3 種の端子を備え、負の陽極電圧 (2.2.1 参照) においては、逆阻止状態 (2.2.1.3 参照) を有し、正の陽極電圧 (2.2.1 参照) においては、オフ状態 (2.2.1.0 参照) 及びオン状態 (2.2.6 参照) の 2 つの安定状態を保ち、オフ状態 (2.2.1.0 参照) からオン状態 (2.2.6 参照) への移行がゲート電流 (2.2.2.5 参照) によって制御しうる半導体素子 (図 1 (1) 参照)。

2.1.8 双方向 3 端子サイリスタ 4 つ以上の pn 接合を包蔵し、電極  $T_1$ 、電極  $T_2$ 、及びゲートの 3 種の端子を備え、双方向のオフ状態 (2.2.1.0 参照) 及びオン状態 (2.2.6 参照) の 2 つの安定状態を保ち、オフ状態 (2.2.1.0 参照) からオン状態 (2.2.6 参照) への移行がゲート電流 (2.2.2.5 参照) によって制御しうる半導体素子 (図 1 (2) 参照)。

2.1.9 逆導通 3 端子サイリスタ 3 つの pn 接合を包蔵し、陽極、陰極及びゲートの 3 種の端子を備え、正の陽極電圧 (2.2.1 参照) においては、オフ状態 (2.2.1.0 参照) 及びオン状態 (2.2.6 参照) の 2 つの安定状態を保ち、オフ状態 (2.2.1.0 参照) からオン状態 (2.2.6 参照) への移行がゲート電流 (2.2.2.5 参照) によって制御でき、負の陽極電圧 (2.2.1 参照) におい